

DE19961228A1

Publication Title:

Switch-mode converter power supply, uses resonant elements with element voltage being compared with threshold during pre-switching zero-voltage phase, to assess inductive or capacitive load connection

Abstract:

Abstract of DE 19961228

(A1) The inventive circuitry includes an assembly (5), outputting voltage (U2) to load, and containing resonant elements (Cr, Lr), used for processing DC voltage (U3), derived by chopping input voltage (U1) with resonant circuit elements (S1, S2), which have alternating switch-on phases. In order to monitor a connected load, before elements (S1,S2) are switched on, applied voltages (US1) or (US2) are compared during a zero-voltage phase with a threshold, to determine whether a connected load is inductive or capacitive. In an alternative embodiment, the differentials of voltages (US1,US2) are compared with a predetermined value to assess whether the load is inductive or capacitive.

Courtesy of <http://v3.espacenet.com>



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 Offenlegungsschrift
10 DE 199 61 228 A 1

51 Int. Cl.⁷:
H 02 M 3/10
H 05 B 41/285

21 Aktenzeichen: 199 61 228.5
22 Anmeldetag: 18. 12. 1999
43 Offenlegungstag: 28. 6. 2001

DE 199 61 228 A 1

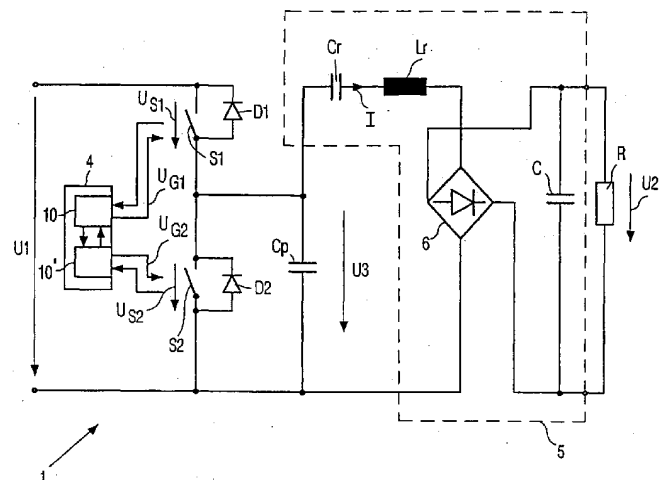
71 Anmelder:
Philips Corporate Intellectual Property GmbH,
22335 Hamburg, DE

72 Erfinder:
Dürbaum, Thomas, Dr.-Ing., 52070 Aachen, DE;
Sauerländer, Georg, Dipl.-Ing., 52062 Aachen, DE

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

54 Konverter mit Resonanzkreiselementen

57 Die Erfindung betrifft einen Konverter mit Schaltelementen (S1, S2) zum Zerhacken einer Gleichspannung (U1), wobei Einschaltphasen der Schaltelemente (S1, S2) im Wechsel aufeinanderfolgen, und mit einem die zerhackte Gleichspannung (U3) verarbeitenden und zur Lieferung einer Ausgangsspannung (U2) dienenden Schaltungsgebilde (5) mit Resonanzkreiselementen (Cr, Lr). Als mit möglichst wenig Schaltungsaufwand und möglichst wenig Meßverlusten umzusetzende Art der Überwachung der Konverterlast wird vorgeschlagen, während einer Totzeitphase die Ableitung (dU_{S1}/dt) der an einem Schaltelement anliegenden Spannung (U_{S1}) zu ermitteln, und mit Hilfe der ermittelten Ableitung (dU_{S1}/dt) zu ermitteln, ob eine induktive oder kapazitive Konverterlast vorliegt.



DE 199 61 228 A 1

Die Erfindung betrifft einen Konverter mit Schaltelementen zum Zerschneiden einer Gleichspannung, wobei Einschaltphasen der Schaltelemente im Wechsel aufeinanderfolgen, und mit einem die zerschnittene Gleichspannung verarbeitenden und zur Lieferung einer Ausgangsspannung dienenden Schaltungsgebilde mit Resonanzkreiselementen.

Derartige lastresonante Konverter stellen vorzugsweise Schaltnetzteile dar, die zur Gleichspannungsversorgung einer am Ausgang des Schaltnetzteils angeschlossenen Last dienen. Bei solchen Schaltnetzteilen wird zunächst eine eingangsseitig anliegende Wechselspannung gleichgerichtet, um eine Konvertereingangsgleichspannung zu erhalten. Die Erfindung soll sich aber auch auf Konverter beziehen, denen eingangsseitig eine Gleichspannung unmittelbar aus einer Gleichspannungsquelle zugeführt wird. Auch ist ein Einsatz eines solchen Konverters für den Betrieb von Gasentladungslampen möglich. Die Konvertereingangsgleichspannung wird mittels einer aus Schaltelementen bestehenden Brückenschaltung zerschnitten. Die zerschnittene Gleichspannung wird einem Schaltungsgebilde mit Resonanzkreiselementen, d. h. mit induktiven und kapazitiven Blindwiderstandsteilen zugeführt, so dass in das Schaltungsgebilde bei einem Betrieb in der Nähe der Resonanzfrequenz ein näherungsweise sinusförmiger Wechselstrom fließt. Mindestens ein induktives und mindestens ein kapazitives Resonanzkreiselement müssen vorhanden sein. Ausgangsseitig des Schaltungsgebildes und damit ausgangsseitig des Konverters kann eine Last angeschlossen werden. Durch Anpassung der Schaltfrequenz wird eine Anpassung an Laständerungen und Eingangsspannungsschwankungen vorgenommen. Konverter mit Resonanzkreiselementen, d. h. resonante Konverter, ermöglichen den Betrieb mit hohen Schaltfrequenzen der Schaltelemente und damit die Realisierung von im Vergleich zur möglichen Leistungsabgabe relativ kleinvolumigen und leichten Geräten. Bei der Verwendung resonanter Konverter wird insbesondere auch ein sogenannter ZVS-Betrieb (Zero Voltage Switching) mit geringem Schaltungsaufwand ermöglicht. ZVS-Betrieb bedeutet hier das Einschalten der Schaltelemente (Überführen in den leitenden Zustand) bei möglichst kleiner Schaltelementspannung, vorzugsweise im Nahbereich von Null Volt. Im ZVS-Betrieb hat das Schaltungsgebilde mit den Resonanzkreiselementen eine von der Seite der Schaltelemente aus betrachtet induktive Eingangsimpedanz. Im Fall eines ZVS-Betriebs werden üblicherweise MOSFET-Transistoren als Schaltelemente verwendet. Bei derartig realisierten Konvertern ist der Betrieb mit kapazitiver Last zu vermeiden. Ein solcher Konverterbetrieb führt zu erhöhten Schaltverlusten und kann sogar die Zerstörung der Konverterschaltetelemente bewirken. Deshalb ist es bekannt, bei derartigen lastresonanten Konvertern Mittel zur Bestimmung der Art der Konverterlast (induktiv oder kapazitiv) vorzusehen.

Aus der EP 0 430 358 A1 ist eine Konverterschaltungsanordnung für Gasentladungslampen bekannt, bei der eine derartige Bestimmung der Art der Konverterlast vorgesehen ist. Die Schaltungsanordnung enthält eine Halbbrücke mit Schaltelementen zum Zerschneiden einer Gleichspannung. An der Ausgangsseite der Halbbrücke ist ein Schaltungsgebilde mit Resonanzkreiselementen angeordnet, das zur Spannungsversorgung einer Entladungslampe dient. Auch hier soll ein Betrieb mit kapazitiver Konverterbelastung vermieden werden. Dazu wird die Phasendifferenz zwischen der dem Schaltungsgebilde zugeführten Spannung und dem in das Schaltungsgebilde fließenden Stromes indirekt durch Überwachung des in das Schaltungsgebilde fließenden Stromes überwacht.

Der Erfindung liegt die Aufgabe zugrunde, bei dem eingangs genannten Konverter eine weitere mit möglichst wenig Schaltungsaufwand und möglichst wenig Messverlusten umzusetzende Art der Überwachung der Konverterlast vorzuschlagen.

Die Aufgabe wird dadurch gelöst, dass vorgesehen ist, während einer Totzeitphase die Ableitung der an einem Schaltelement anliegenden Spannung zu ermitteln, und mit Hilfe der ermittelten Ableitung zu ermitteln, ob eine induktive oder kapazitive Konverterlast vorliegt.

Alternativ ist es auch möglich, einen zeitlichen Mittelwert für den Betrag der Ableitung der an einem Schaltelement anliegenden Spannung zu ermitteln und diesen zum Vergleich heranzuziehen. Aufwendige Phasendifferenzmessungen werden auf diese Weise vermieden. Es sind keine mit Verlusten verbundenen Strommessungen erforderlich. Die Messung/Auswertung der Ableitung einer Spannung ist mittels integrierter Schaltkreise leicht zu realisieren. Gegebenenfalls kann bei unerwünschter Konverterbelastungsart beispielsweise der normale Konverterbetrieb abgebrochen und eine neue Startsequenz eingeleitet werden.

In einer Ausgestaltung der Erfindung ist vorgesehen, dass die Auswertung der Ableitung der an einem Schaltelement anliegenden Spannung für jede Totzeitphase vorgesehen ist und der Vergleich mit dem Schwellenwert vor jedem Einschalten eines der Schaltelemente erfolgt, d. h. es wird eine Zyklus-für-Zyklus-Überwachung der Art der Konverterbelastung durchgeführt. Der Zeitraum bis zur Erkennung eines nicht gewünschten Konverterbetriebszustandes wird auf diese Weise möglichst klein gehalten.

Die Erfindung bezieht sich auch auf eine entsprechend ausgeführte Steuereinheit, insbesondere einen integrierten Schaltkreis, zur Steuerung mindestens eines der Konverterschaltetelemente.

Ausführungsbeispiele der Erfindung werden nachstehend anhand der Zeichnungen näher erläutert. Es zeigen:

Fig. 1 ein Blockschaltbild für eine Schaltungsanordnung mit einem resonanten Konverter,

Fig. 2 die Schaltungsstruktur eines erfindungsgemäßen resonanten Konverters,

Fig. 3 Zeitverläufe für einen induktiven Lastfall,

Fig. 4 Zeitverläufe für einen kapazitiven Lastfall,

Fig. 5 ein Blockschaltbild einer Steuerschaltungsanordnung zur Schaltelementsteuerung,

Fig. 6 eine Übertragungsfunktion als Funktion der Frequenz für einen konstanten Lastwiderstand und

Fig. 7 ein Flußdiagramm zur Erläuterung eines erfindungsgemäßen Konverterbetriebs.

Das in **Fig. 1** gezeigte Blockschaltbild zeigt einen lastresonanten Konverter – hier ein Schaltnetzteil – mit einem Schaltungsblock **1** zum Umsetzen einer Eingangsgleichspannung U_1 in eine Ausgangsspannung U_2 – hier eine Gleichspannung –, die zur Versorgung einer durch einen Block **3** dargestellten Last dient. Die Eingangsspannung U_1 wird hier in der bei Schaltnetzteilen üblichen Weise durch Gleichrichtung einer Wechselspannung eines Wechselspannungsnetzes erzeugt.

Fig. 2 zeigt in detaillierterer Weise die wesentlichen Elemente des Konverters nach **Fig. 1**. Die Eingangsgleichspannung U_1 liegt hier an einer Halbbrücke aus in Reihe geschalteten Schaltelementen S_1 und S_2 an, die die Gleichspannung U_1 zerschneiden. Die Schaltelemente S_1 und S_2 sind im vorliegenden Fall MOSFET-Transistoren, die sogenannte Body-Dioden D_1 und D_2 aufweisen, die jeweils als antiparallel zum entsprechenden Schaltelement S_1 beziehungsweise S_2 liegende Diode dargestellt sind. Die Schaltelemente S_1 und S_2 werden von einer Steuereinheit **4** gesteuert, die hierzu auch die an den Schaltelementen S_1 und

S2 abfallenden Spannungen U_{S1} und U_{S2} mißt und auswertet. Für jedes Schaltelement enthält die Steuereinheit **4** jeweils eine eigene Steuerschaltung, wobei eine erste Steuerschaltung **10** zur Steuerung des Schaltelements S1 und eine zweite Steuerschaltung **10'** zur Steuerung des Schaltelements S2 dient. Die Steuereinheit **4** kann beispielsweise zusammen mit den Steuerschaltungen **10** und **10'** auf einem einzigen integrierten Schaltkreis (IC) realisiert werden. Insbesondere ist es auch möglich, die Steuerschaltungen **10** und **10'** durch eine einzige Steuerschaltung zu realisieren und dann durch Multiplexen der Spannungen U_{S1} bzw. U_{S2} Steuerschaltungsteile (insbesondere die Funktionsblöcke **11**, **12**, **14**, **15**, **16** und **17** in **Fig. 5**) doppelt zu nutzen. Die Steuerschaltungen **10** und **10'** können aber ebenso mittels separater ICs realisiert werden. Mit Hilfe der Steuereinheit **4** bzw. der Steuerschaltungen **10** und **10'** wird eine automatische Adaption der Länge von Totzeitphasen sichergestellt, was im folgenden noch näher erläutert wird.

Parallel zum Schaltelement S2 ist eine Kapazität C_p eingezeichnet, an der beim Betrieb des Konverters **1** eine zerhackte Gleichspannung U_3 abfällt. Die Kapazität C_p faßt insbesondere die parasitären Kapazitäten der Schaltelemente S1 und S2 zusammen, wenn diese – wie im vorliegenden Ausführungsbeispiel – als MOSFET-Transistoren realisiert sind. Die Kapazität C_p kann aber auch noch weitere zusätzliche Kondensatoren erfassen. Die zerhackte Gleichspannung U_3 wird einem Schaltungsgebilde **5** zugeführt, das Resonanzkreiselemente enthält und eine Ausgangsgleichspannung U_2 erzeugt. Als Resonanzkreiselemente enthält das Schaltungsgebilde **5** im vorliegenden Fall eine Kapazität C_r und eine Induktivität L_r , die in Reihe geschaltet sind. Zwischen der Reihenschaltung aus der Kapazität C_r und der Induktivität L_r und der Kapazität C_p liegt in Richtung des Konverterausgangs eine Gleichrichteranordnung G , die einen durch die Resonanzkreiselemente C_r und L_r fließenden Strom I gleichrichtet und wie üblich eine ausgangsseitig angeordnete Glättungskapazität C zuzuführt, an der die Ausgangsgleichspannung U_2 abgreifbar ist. In **Fig. 2** liegt die Ausgangsgleichspannung U_2 an einer Last R an, die hier als Ohmscher Widerstand dargestellt ist. Grundsätzlich könnte der Konverter **1** aber auch zur Lieferung einer Wechselspannung anstelle einer Gleichspannung dienen. In einem solchen Fall wäre eine Gleichrichtung durch eine Gleichrichteranordnung und einen Glättungskondensator nicht erforderlich und die Ausgangsspannung wäre gleich der in der Ausführungsform nach **Fig. 2** an der Gleichrichteranordnung **6** abfallenden Wechselspannung.

Die Eingangsgleichspannung U_1 wird durch abwechselndes Einschalten (Überführen in den leitenden Zustand) und Ausschalten (Überführen in den sperrenden Zustand) der Schaltelemente S1 und S2 in die zerhackte Gleichspannung U_3 umgesetzt. Ist der Schalter S1 eingeschaltet, so ist der Schalter S2 ausgeschaltet. Ist der Schalter S2 eingeschaltet, so ist der Schalter S1 ausgeschaltet. Zwischen dem Ende einer Einschaltphase des Schalters S1 und dem Beginn einer Einschaltphase von S2 liegt jeweils eine Totzeitphase, in der beide Schaltelemente S1 und S2 ausgeschaltet sind. Zwischen einem Ende einer Einschaltphase des Schaltelementes S2 und dem Beginn der nachfolgenden Einschaltphase des Schaltelementes S1 liegt ebenfalls eine solche Totzeitphase. Durch Vorsehen solcher Totzeitphasen wird ein ZVS-Betrieb (ZeroVoltage Switching) ermöglicht. Durch Anpassung der Schaltfrequenz wird eine konstante Ausgangsspannung auch bei Lastschwankungen und Schwankungen der Eingangsspannung sichergestellt.

Das obere der drei in **Fig. 3** dargestellten Diagramme stellt die Differenz $|U_{G1} - U_{G2}|$ des Betrages der am Schaltelement S1 anliegenden Steuerspannung U_{G1} und des Betra-

ges der am Schaltelement S2 anliegenden Steuerspannung U_{G2} dar, und zwar im vorliegenden Ausführungsbeispiel für den Fall, dass nur positive Steuerspannungen U_{G1} und U_{G2} vorhanden sind. Die als Steuersignal zur Steuerung der Schaltelemente S1 und S2 dienenden Steuerspannungen stellen entsprechende Gate-Spannungen der MOSFET-Transistoren dar. Ist die aufgetragene Differenz der Beträge der Steuerspannungen gleich Null, liegt eine Totzeitphase vor, die jeweils mit T_{tot} bezeichnet ist. Ist durch Anlegen einer geeigneten Steuerspannung U_{G1} an den Steuereingang des Schaltelements S1 dieses in seinen eingeschalteten Zustand versetzt, liegen die mit T_{on} (S1) bezeichneten Zeiträume vor. In diesen Zeiträumen ist die Steuerspannung U_{G2} gleich Null und damit das Schaltelement S2 ausgeschaltet. Die Zeiträume, in denen das Schaltelement S2 eingeschaltet ist, und sich das Schaltelement S1 im ausgeschalteten Zustand befindet, sind mit T_{on} (S2) bezeichnet. Während dieser Zeiträume wird dem Steuereingang des Schaltelements S2 eine von Null verschiedene und das Einschalten des Schaltelements S2 bewirkende Steuerspannung U_{G2} zugeführt. Innerhalb dieser Zeiträume ist die Steuerspannung U_{G1} gleich Null. Das mittlere Diagramm in **Fig. 3** zeigt den Zeitverlauf des durch die Resonanzkreiselemente C_r und L_r fließenden Stroms. Schließlich ist im unteren Diagramm von **Fig. 3** der Zeitverlauf, der an der parasitären Kapazität C_p anliegenden Spannung U_3 dargestellt. Die Zeitachsen der drei Diagramme mit der aufgetragenen Zeit t haben alle den gleichen Maßstab.

Im folgenden wird beispielhaft der Wechsel zwischen den Ein- und Ausschaltzuständen der Schaltelemente S1 und S2 erläutert, an denen die Vorgänge beim Wechsel zwischen den einzelnen Schaltzyklen verdeutlicht werden. Zum Zeitpunkt t_0 wird die Steuerspannung U_{G2} auf Null gesetzt, um ein Ausschalten des Schaltelements S2 zu bewirken. Dies führt zu einem Entladevorgang an der Gate-Elektrode des zur Realisierung des Schaltelementes S1 dienenden MOSFET-Transistors. Bis zum Abschluß dieses Entladevorganges ist das Schaltelement S2 allerdings noch leitend, so dass der zu diesem Zeitpunkt negative Strom I noch durch das Schaltelement S2 fließt. Ab dem Zeitpunkt t_1 ist das Schaltelement S2 schließlich ausgeschaltet, so dass durch dieses kein Strom mehr fließen kann. Der aufgrund der in der Induktivität L_r gespeicherten Energie weiterfließende Strom I bewirkt nun ab dem Zeitpunkt t_1 ein Aufladen der Kapazität C_p und damit ein Ansteigen der Spannung U_3 . Zum Zeitpunkt t_2 hat die Spannung U_3 schließlich den Wert der Eingangsgleichspannung U_1 erreicht, so dass die Diode D_1 zu leiten beginnt. Ab diesem Zeitpunkt ist ein Einschalten des Schaltelementes S1 unter einer Schaltelementspannung U_{S1} von nahezu 0 Volt (ZVS bei der Diodendurchlaßspannung) sichergestellt. Vor dem Einschalten des Schaltelements S1 müssen zwei Kriterien erfüllt sein: einerseits muß zu Beginn der Totzeitphase der vorgegebene Schwellenwert U_{th} überschritten worden sein (d. h., die Last muß induktiv sein) und andererseits muß die Totzeit T_{tot} abgelaufen sein.

Kurze Zeit nach dem Zeitpunkt t_2 – zum Zeitpunkt t_4 – wird das Schaltelement S1 durch Anlegen einer entsprechenden Steuerspannung U_{G2} eingeschaltet. Damit ist ein Zeitraum T_{on} (S1) mit eingeschaltetem Schaltelement S1 und ausgeschaltetem Schaltelement S2 eingeleitet.

Zum Zeitpunkt t_5 wird die Beendigung dieses Zeitraumes T_{on} (S1) eingeleitet, indem die Steuerspannung U_{G1} auf Null gesetzt wird. Dies führt wiederum zu einem Entladevorgang an der Gate-Elektrode des zur Realisierung des Schaltelementes S1 dienenden MOSFET-Transistors. Zum Zeitpunkt t_6 ist dieser Entladevorgang soweit abgeschlossen, dass das Schaltelement S1 zu sperren beginnt, das heißt in den ausgeschalteten Zustand übergeht, so dass der zu diesem Zeit-

punkt positive Strom I zum Entladen der Kapazität C_p und damit zum Abfallen der Spannung U_3 führt. Zum Zeitpunkt t_7 hat die Spannung U_3 den Wert Null erreicht, so dass ab diesem Zeitpunkt die Diode D_2 zu leiten beginnt und das Schaltelement S_2 unter einer Schalterspannung U_{S2} von nahezu 0 Volt (bei der Diodendurchlaßspannung) eingeschaltet werden kann, was kurze Zeit später nach dem Anlegen einer entsprechenden Steuerspannung U_{G2} zum Zeitpunkt t_9 auch geschieht. Ab diesem Zeitpunkt beginnt ein Zeitraum $T_{on}(S_2)$, in dem das Schaltelement S_2 eingeschaltet und das Schaltelement S_1 ausgeschaltet ist.

Sowohl zwischen den Zeitpunkten t_0 und t_4 als auch zwischen den Zeitpunkten t_5 und t_9 liegt jeweils eine sogenannte Totzeitphase T_{tot} vor, während der jeweils sowohl die Steuerspannung U_{G1} als auch die Steuerspannung U_{G2} gleich Null sind und somit als Ausschaltsteuersignale wirkende Steuerspannungen vorliegen. Die Totzeitphasen T_{tot} sind hier so eingestellt, dass ein ZVS-Betrieb möglich ist. Im $I(t)$ -Diagramm stellen die schraffierten Flächen ein Maß für die zur Verfügung stehende Energie zum Umladen der Kapazität C_p dar. Im in **Fig. 3** dargestellten Fall ist die zur Verfügung stehende Energie im ausreichenden Maße vorhanden.

Der mit den in **Fig. 3** dargestellten Zeitverläufen dargestellte Betriebszustand stellt beispielhaft einen induktiven Lastfall dar, d. h. der Strom I eilt gegenüber der ersten Harmonischen der Spannung U_3 nach. In einem solchen Betriebszustand ist ein ZVS-Betrieb (Zero Voltage Switching) des Konverters **1** möglich.

Fig. 4 zeigt im Gegensatz dazu beispielhaft entsprechende Zeitverläufe für einen kapazitiven Lastfall. In einem solchen Betriebszustand eilt der Strom I gegenüber der ersten Harmonischen der Spannung U_3 vor. Im kapazitiven Lastfall ist ein ZVS-Betrieb des Konverters **1** nicht mehr möglich. Zum Zeitpunkt t_0 in **Fig. 4** wird das Schaltelement S_2 ausgeschaltet. Dabei ist der Strom I positiv, so dass ein allmähliches Aufladen der Kapazität C_p bis auf die Spannung U_1 (wie im Fall gemäß **Fig. 3** zwischen den Zeitpunkten t_1 und t_2) durch den durch die in der Induktivität L_r gespeicherte Energie stetig weitergetriebenen Strom I nicht möglich ist. Die Spannung U_3 wird in diesem Fall zum Zeitpunkt t_4 , an dem das Schaltelement S_1 eingeschaltet wird, abrupt vom Wert Null auf den Wert U_1 erhöht, d. h. beim Einschalten von S_1 liegt an diesem Schaltelement noch die volle Spannung in Höhe von U_1 an. Entsprechend erfolgt auch das Einschalten des Schaltelements S_2 im kapazitiven Lastfall nicht spannungslos, denn zum Zeitpunkt t_9 , an dem das Schaltelement S_2 eingeschaltet wird, hat die Spannung U_3 noch den Wert U_1 und wird abrupt auf den Wert Null abgesenkt. Da im kapazitiven Lastfall hohe Schaltverluste (entsprechend großen Werten für das Produkt aus dem Strom I und der Schaltelementenspannungen U_{S1} bzw. U_{S2} zu den Zeitpunkten t_4 bzw. t_9) in den hier als MOSFET-Transistoren ausgeführten Schaltelementen S_1 und S_2 entstehen, die sogar zur Zerstörung der Schaltelemente führen können, ist dieser Betriebszustand zu vermeiden. Wie dies geschieht, wird später anhand von **Fig. 7** noch näher erläutert.

Fig. 5 zeigt die Grundstruktur der zur Steuerung des Schaltelementes S_1 dienenden Steuerschaltung **10** als Blockschaltbild. Die Steuerschaltung **10** weist durch einen Funktionsblock **14** zusammengefaßte Schaltungsteile auf, die während der den Einschaltphasen $T_{on}(S_1)$ unmittelbar vorausgehenden Totzeitphasen T_{tot} vorliegenden Differenzenquotienten (d. h. die Ableitung) der Schaltelementenspannung U_{S1} bestimmt und diesen einer Vergleichsvorrichtung **15** zuführt, die den Differenzenquotienten dU_{S1}/dt mit einem Schwellenwert U_{th} vergleicht. Beim Erreichen des Schwellenwertes U_{th} wird einer logischen "Eins" entspre-

chendes Setzsignal an das ODER-Gatter **13** gegeben.

Darüber hinaus enthält die Steuerschaltung **10** noch einen Zeitgeber **16**, der jeweils zu Beginn einer Totzeitphase T_{tot} , die einer Einschaltphase $T_{on}(S_1)$ unmittelbar vorausgeht, startet und ein entsprechendes Zeitsignal an eine Vergleichsvorrichtung **17** gibt, die dieses zugeführte Zeitsignal mit einer vorgebbaren Totzeitphasenlänge T_{tot} vergleicht. Beim Erreichen dieser Totzeitphasenlänge T_{tot} liefert die Vergleichsvorrichtung **17** ein einer logischen "Eins" entsprechendes Setzsignal an das ODER-Gatter **13**.

Liefert der Ausgang des ODER-Gatters **13** eine logische "Eins", bewirkt dies die Einleitung einer Einschaltphase $T_{on}(S_1)$ beziehungsweise das Ende der entsprechenden vorausgehenden Totzeitphase T_{tot} . Liegt am Ausgang des ODER-Gatters **13** eine logische "Eins" an, wird der Zeitgeber **16** zurückgesetzt und durch einen Funktionsblock **18** zusammengefaßte Schaltungsmittel bewirken für eine vorgebbare Einschaltzeit $T_{on}(S_1)$ die Abgabe eines als Einschaltsignal wirkenden Steuersignals U_{G1} an den Steuereingang des Schaltelementes S_1 . Weiterhin faßt der Funktionsblock **18** Schaltungsmittel zusammen, die nach dem Ende einer Einschaltphase $T_{on}(S_2)$ die Meß- und Auswertevorrichtungen im Funktionsblock **14** und den Zeitgeber **16** aktiviert. Ein entsprechendes Aktivierungssignal, das als Enable-Signal für die Meß- und Auswertevorrichtungen des Funktionsblocks **14** und als Trigger-Signal des Zeitgebers **16** dient, wird zu diesem Zeitpunkt von dem Funktionsblock **18** jeweils an die Funktionsblöcke **14** und **16** gegeben. Dies geschieht zu dem Zeitpunkt, zu dem am Ende einer Einschaltphase $T_{on}(S_2)$ dem Funktionsblock **18** ein Signal **19** zugeführt wird, das von einer wie die Steuerschaltung **10** aufgebauten zweiten Steuerschaltung **10'**, die zur Steuerung des Schaltelementes S_2 dient, erzeugt wird. Dementsprechend erzeugt auch der Funktionsblock **18** bzw. die Steuerschaltung **10** ein entsprechendes Signal **20** am Ende einer Einschaltphase $T_{on}(S_1)$ an die korrespondierende zweite Steuerschaltung **10'**.

Fig. 6 zeigt eine Übertragungsfunktion $A(f)$, die den Verlauf des Quotienten U_2/U_3 in Abhängigkeit von der Frequenz f zeigt. Bei der Resonanzfrequenz f_r des Konverters **1**, die im wesentlichen durch die Kapazität C_r und die Induktivität L_r bestimmt wird, hat die Übertragungsfunktion $A(f)$ ihr Maximum. Bei Frequenzen f kleiner als f_r (Bereich I) liegt der kapazitive Lastfall vor. Frequenzen größer als f_r (Bereich II) entsprechen dagegen Konverterbetriebszuständen mit induktiver Konverterbelastung. Der Konverter ist dementsprechend bei Frequenzen f oberhalb der Resonanzfrequenz f_r zu betreiben. Aus **Fig. 6** wird ersichtlich, dass der kapazitive Betriebsfall (Bereich I) auch deshalb zu vermeiden ist, weil die üblicherweise verwendeten Regelungsmechanismen zur Regelung der Konverterausgangsspannung U_2 nicht mehr greifen. Denn im Bereich I nimmt im Gegensatz zum Bereich II der Wert von $A(f)$ mit abnehmender Frequenz ab, so dass anstelle einer Gegenkopplung wie im Bereich I (steigende Werte von $A(f)$ mit abnehmender Frequenz f) eine Mitkopplung vorliegt, die eine Regelung der Ausgangsspannung U_2 verhindert.

Das in **Fig. 7** dargestellte Flußdiagramm zeigt, wie mittels der Steuereinheit **4** (durch nicht näher dargestellte Schaltungsanordnungen) überwacht wird, ob ein induktiver Lastfall oder ein kapazitiver Lastfall beim Betrieb des Konverters **1** vorliegt. Die Überwachung erfolgt vorzugsweise Zyklus für Zyklus, um eine möglichst lückenlose Überwachung sicherzustellen. Block **30** stellt jeweils eine der aufeinanderfolgenden Einschaltphasen ($T_{on}(S_1)$ oder $T_{on}(S_2)$) der Schaltelemente S_1 und S_2 dar. Während einer durch einen Block **31** dargestellten Totzeitphase T_{tot} wird die Ableitung (Differentialquotient) der an einem Schaltelement anliegenden Spannung ermittelt, insbesondere für jede Totzeit-

phase und entsprechend vor jedem erneuten Einschalten eines der Schaltelemente S1 oder S2. Aus **Fig. 3** und **4** wird ersichtlich, dass bei induktiver Belastung (**Fig. 3**) der Verlauf dieser Ableitung von dem Verlauf bei kapazitiver Belastung (**Fig. 4**) während der Zeiträume in den Totzeitphasen, in denen beide Schaltelemente S1 und S2 im nichtleitenden Zustand sind (d. h. beispielsweise hier in den Zeiträumen von t0 bis t4 und von t5 bis t9) abweicht. Dies wird dazu verwendet, zu ermitteln, ob eine induktive oder eine kapazitive Belastung vorliegt. Der Schwellenwert U_{th} wird entsprechend auf einen Wert aus dem Bereich zwischen den zu erwartenden Werten der Ableitung der Schaltelementespannungen für induktive bzw. kapazitive Belastung während dieser Zeiträume eingestellt.

So kann insbesondere der in den Zeiträumen zwischen t0 und t1 bzw. zwischen t5 und t6 (und den entsprechenden vorausgegangenen und nachfolgenden Zeiträumen) im kapazitiven Lastfall (**Fig. 4**) vorliegende markante Abfall bzw. Anstieg der Spannung U3 ausgenutzt werden. Dies führt zu einer sehr schnellen Detektion der Art des Lastfalls. Eine andere Möglichkeit besteht darin, den im induktiven Lastfall (**Fig. 3**) vorliegenden markanten Anstieg bzw. Abfall der Spannung U3 in den Zeiträumen zwischen t1 und t2 bzw. zwischen t6 und t7 (und den entsprechenden vorausgegangenen und nachfolgenden Zeiträumen) auszuwerten.

Um falschen Meßergebnissen aufgrund hochfrequenter Spannungsanteile entgegenzuwirken, wird die gemessene Ableitung insbesondere auch noch tiefpassgefiltert, wobei die Zeitkonstante des Filters klein im Vergleich zur Länge der Totzeitphase sein sollte.

Alternativ könnte auch anstelle des direkten Vergleichs der Ableitung von Schaltelementspannungen mit einem Schwellenwert U_{th} ein Vergleich eines Schwellenwertes U_{th} mit einem zeitlichen Mittelwert des Betrages der jeweiligen Schaltelementspannung in Totzeitphasenzeiträumen erfolgen. Die Bildung eines zeitlichen Mittelwertes ist mit einer Signalglättung verbunden. Insbesondere wird der Mittelwert für die Zeiträume zwischen t1 und t2 bzw. zwischen t6 und t7 (und den entsprechenden vorausgegangenen und nachfolgenden Zeiträumen) ausgewertet. Der Mittelwert könnte aber auch jeweils für Ausschnitte aus diesen Zeiträumen gebildet werden.

Beim in **Fig. 2** dargestellten Konverter **1** werden beide Schalterspannungen U_{S1} und U_{S2} (= U3) ausgewertet. Die Schalterspannung U_{S1} könnte aber auch indirekt aus der Spannung U1 und der Spannung U_{S2} = U3 als Differenz U1-U3 bestimmt werden.

Wird im durch Block **32** dargestellten Schritt festgestellt, dass der jeweils ermittelte Mittelwert größer als der Schwellenwert U_{th} ist (Zweig Y), wird der Konverterbetrieb mit der nächsten Einschaltphase T_{on} fortgesetzt (Block **30**). Wird in diesem Schritt jedoch festgestellt, dass der entsprechende Mittelwert kleiner als der Schwellenwert U_{th} ist (Zweig N), was dem kapazitiven Lastfall entspricht, so wird der Konverternormalbetrieb abgebrochen und insbesondere eine neue Konverterstartsequenz in der üblichen Weise durchgeführt (Block **33**).

Patentansprüche

1. Konverter mit Schaltelementen (S1, S2) zum Zerschneiden einer Gleichspannung (U1), wobei Einschaltphasen der Schaltelemente (S1, S2) im Wechsel aufeinanderfolgen, und mit einem die zerhackte Gleichspannung (U3) verarbeitenden und zur Lieferung einer Ausgangsspannung (U2) dienenden Schaltungsgebilde (5) mit Resonanzkreiselementen (Cr, Lr), **dadurch gekennzeichnet**, dass vorgesehen ist, während einer Tot-

zeitphase (T_{tot}) die Ableitung (dU_{S1}/dt) der an einem Schaltelement anliegenden Spannung (U_{S1}) zu ermitteln, und mit Hilfe der ermittelten Ableitung (dU_{S1}/dt) zu ermitteln, ob eine induktive oder kapazitive Konverterlast vorliegt.

2. Konverter nach Anspruch 1, dadurch gekennzeichnet, dass vorgesehen ist, die ermittelte Ableitung (dU_{S1}/dt) mit einem Schwellenwert (U_{th}) mittels eines Vergleichers (15) zu vergleichen und aus dem Vergleichsergebnis zu ermitteln, ob eine induktive oder kapazitive Konverterlast vorliegt.

3. Konverter nach Anspruch 1, dadurch gekennzeichnet, dass vorgesehen ist, während einer Totzeitphase (T_{tot}) einen zeitlichen Mittelwert für den Betrag der Ableitung (dU_{S1}/dt) der an einem Schaltelement anliegenden Spannung (U_{S1}) zu ermitteln und mit einem Schwellenwert (U_{th}) mittels eines Vergleichers (15) zu vergleichen und aus dem Vergleichsergebnis zu ermitteln, ob eine induktive oder kapazitive Konverterlast vorliegt.

4. Konverter nach Anspruch 2 oder 3, dadurch gekennzeichnet, dass der Vergleich mit dem Schwellenwert (U_{th}) vor jedem Einschalten eines der Schaltelemente (S1 bzw. S2) erfolgt.

5. Steuereinheit (4), insbesondere integrierter Schaltkreis, zur Steuerung mindestens eines von zum Zerschneiden einer Gleichspannung (U1) dienenden Schaltelementen (S1, S2) eines Converters (1), bei dem Einschaltphasen der Schaltelemente (S1, S2) im Wechsel aufeinanderfolgen und der ein die zerhackte Gleichspannung (U3) verarbeitendes und zur Lieferung einer Ausgangsspannung (U2) dienendes Schaltungsgebilde (5) mit Resonanzkreiselementen (Cr, Lr) aufweist, dadurch gekennzeichnet, dass die Steuereinheit (4) dazu vorgesehen ist, während einer Totzeitphase (T_{tot}) die Ableitung (dU_{S1}/dt) der an einem Schaltelement anliegenden Spannung (U_{S1}) zu ermitteln, und mit Hilfe der ermittelten Ableitung (dU_{S1}/dt) zu ermitteln, ob eine induktive oder kapazitive Konverterlast vorliegt.

Hierzu 4 Seite(n) Zeichnungen

- Leerseite -

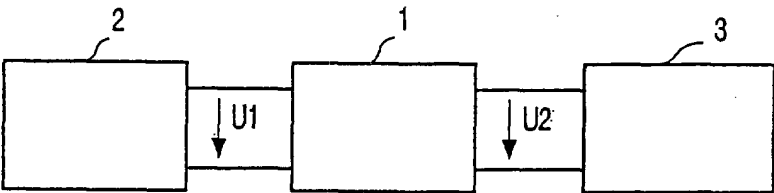


FIG. 1

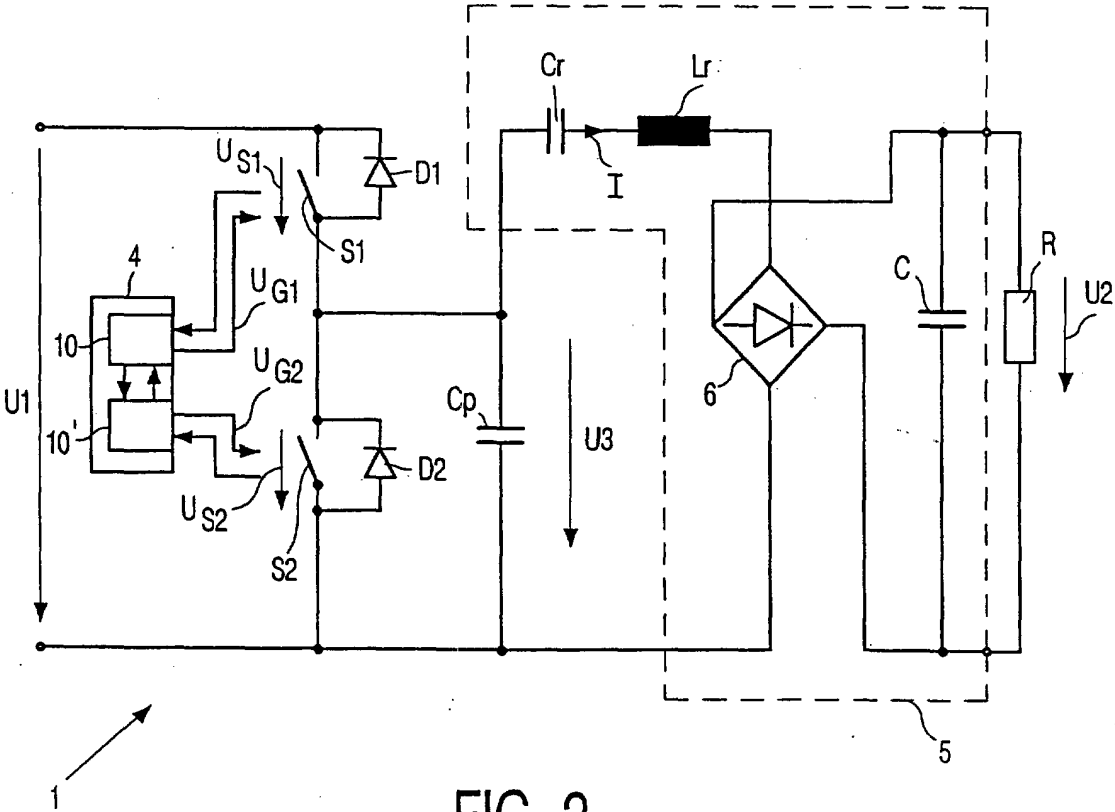


FIG. 2

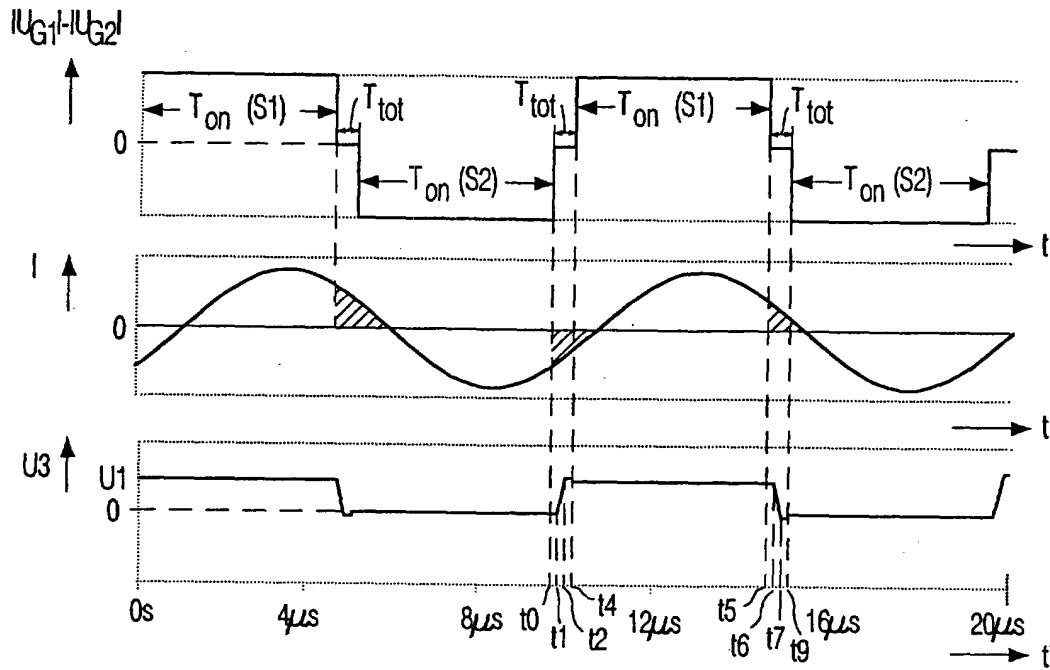


FIG. 3

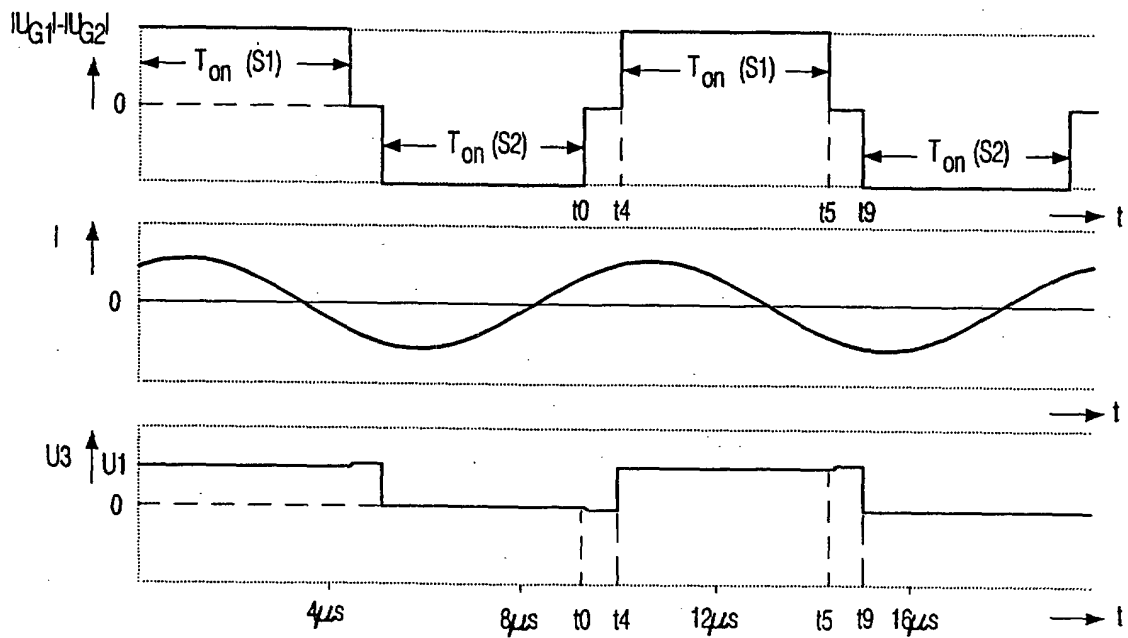


FIG. 4

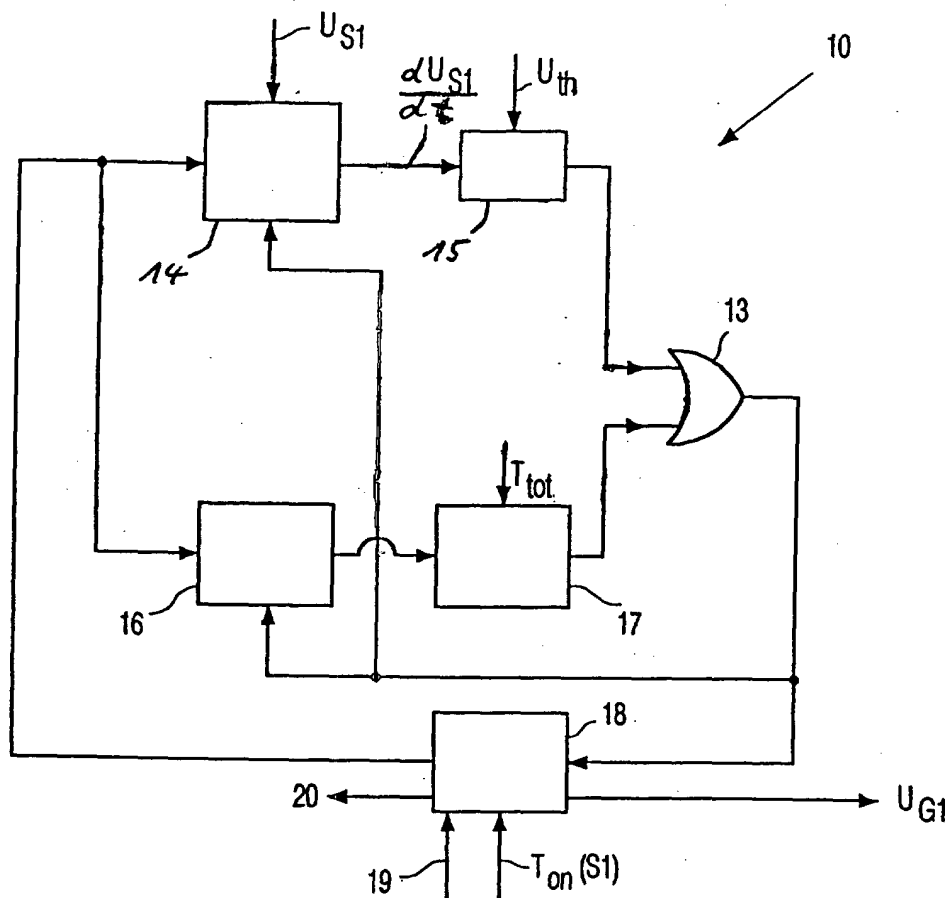


FIG. 5

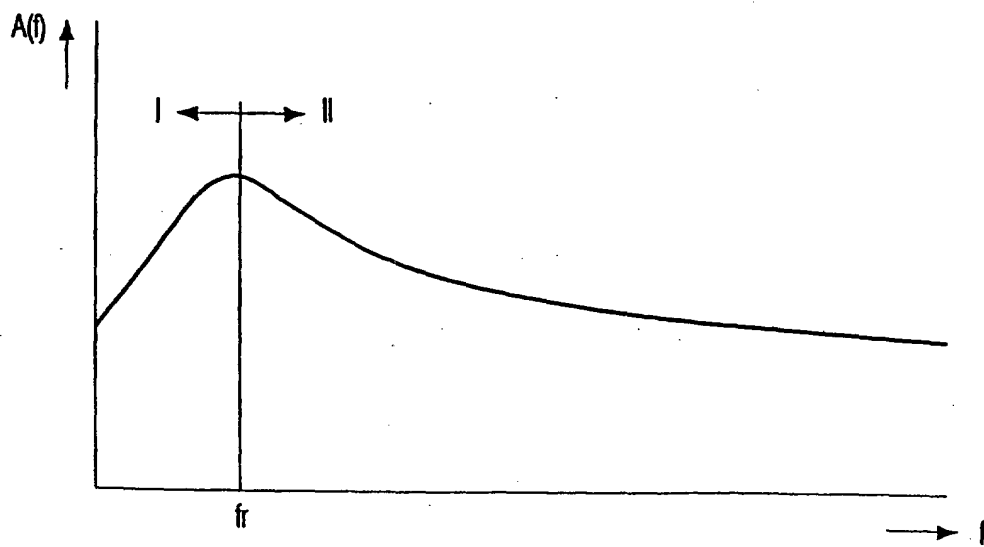


FIG. 6

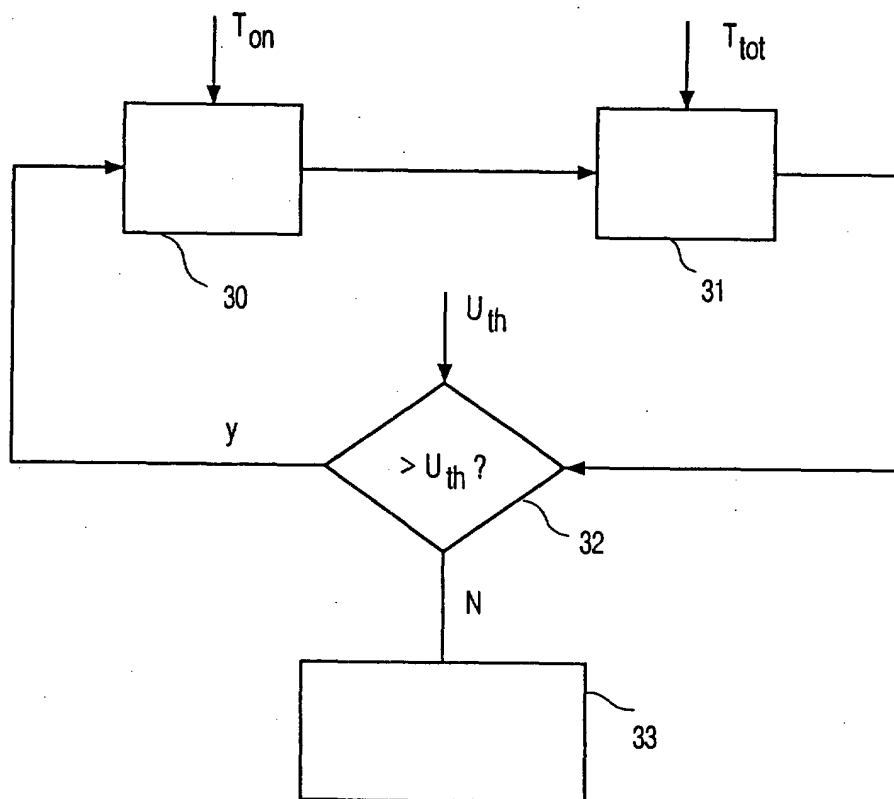


FIG. 7